

Termine

Einreichung von Beiträgen: 08.05.2016

Benachrichtigung der Autoren
über Annahme der Beiträge: 10.06.2016

Druckfertige Beiträge: 08.07.2016

Format

Eine Vorlage für das Layout der Seiten finden Sie unter
<http://www.vde-verlag.de/proceedings-de/schreibenleitungen.html>

Bitte reichen Sie Ihren Beitrag von höchstens 6 Seiten als
PDF-Datei unter www.vde.com/analog2016 ein.

Organisatorisches

Büro der Tagungsleitung ist im Lehrstuhl „Entwicklung Cyber-
Physikalischer Systeme“ der TU Kaiserslautern

Telefon: 0631-205 3215
E-Mail: analog2016@cs.uni-kl.de
Internet: <http://cps.cs.uni-kl.de>

Tagungsort

Haus der Wissenschaft
Sandstraße 4/5
28195 Bremen

www.hausderwissenschaft.de



Bild: Jürgen Howaldt (WikiMedia)

Programmkomitee

Walter Anheier (Uni Bremen)
Rainer Brueck (Uni Siegen)
Alberto García-Ortiz (Uni Bremen)
Helmut Graeb (TU München)
Achim Graupner (ZMDI Dresden)
Christoph Grimm (TU Kaiserslautern)
Kai Hahn (Uni Siegen)
Walter Hartong (Cadence)
Lars Hedrich (Uni Frankfurt)
Stefan Heinen (RWTH Aachen)
Frank Henkel (IMST)
Peter Jores (Bosch)
Jürgen Kampe (EAH Jena)
Christian Lang (Melexis)
Yiannos Manoli (Uni Freiburg)
Wolfgang Mathis (Uni Hannover)
Frank Oehler (FhG IIS)
Markus Olbrich (Uni Hannover)
Steffen Paul (Uni Bremen)
Ralf Popp (edacentrum)
Torsten Reich (FhG IIS)
Sebastian Sattler (Uni Erlangen)
Josef Sauerer (Uni Erlangen, FhG IIS)
Ralf Sommer (TU Ilmenau, IMMS)
Sebastian Steinhorst (TUM Create)
Thomas Ußmüller (Uni Innsbruck)
Uwe Vogel (FhG IPMS)
Klaus Waldschmidt (Uni Frankfurt)
Robert Weigel (Uni Erlangen)

Organisationsteam

Christoph Grimm, TU Kaiserslautern (Leitung)
Carna Radojicic, TU Kaiserslautern (Programm)
Alberto García-Ortiz, Uni Bremen (Lokale Organisation)

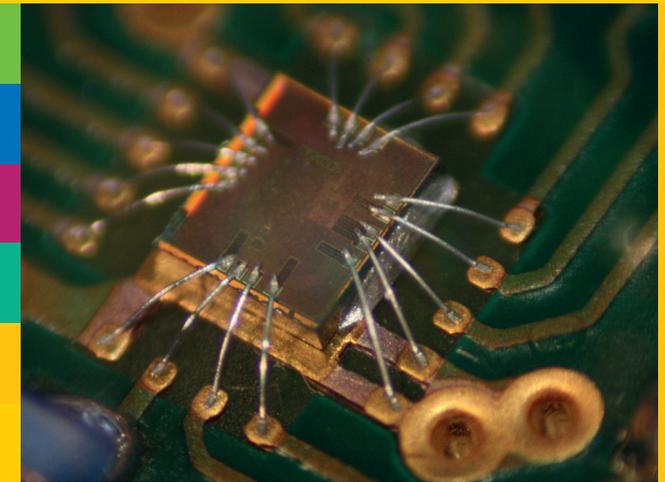
Organisation und Information

Informationstechnische Gesellschaft im VDE (ITG)

Volker Schanz
Stresemannallee 15
60596 Frankfurt
Telefon: 069 6308-360
Fax: 069 6308-9821
E-Mail: itg@vde.com

Titelfoto: S. Mahlknecht;
TU Wien: WUR Receiver

CALL FOR PAPERS



ANALOG 2016
15. ITG/GMM-Fachtagung

Deadline:
08.05.2016

12. - 14. September 2016
Bremen

www.vde.com/analog2016



ITG
INFORMATIONSTECHNISCHE
GESELLSCHAFT IM VDE

VDE

Fachtagung ANALOG 2016

Das Internet der Dinge, Industrie 4.0, vernetzte Automobile, Smart Power oder intelligente Sensorsysteme stellen neue Anforderungen an Schaltungen. Gefordert wird unter Anderem hohe Robustheit bei sehr niedriger Stromaufnahme, integrierte und flexible Leistungselektronik und die Unterstützung unterschiedlicher (RF-)Standards. Dies erfordert zunehmend aus Software heraus parametrisierbare, kalibrierbare und trimmbare Schaltungen. Dies führt zu einer starken Integration der Schaltungen mit Software und Anwendung.

Die Verifikation von Schaltungen gewinnt dadurch eine neue Komplexität, die zunehmend auch Fragen der domänenübergreifenden Systemmodellierung und Validierung einerseits und andererseits Zuverlässigkeit, Test und Diagnose im Betrieb umfasst.

Die Fachtagung Analog 2016 möchte dazu beitragen, Antworten auf diese aktuellen Herausforderungen und natürlich auch andere Probleme des Entwurfs von Analog- und Mixed-Signal Schaltungen zu finden. Sie steht 2016 unter dem Motto

Verifikation von Schaltungen und Systemen für das Internet der Dinge

Die Analog 2016 bietet Wissenschaftlern und industriellen Anwendern eine Plattform zur Diskussion aktueller Forschungsarbeiten zu diesen und weiteren Herausforderungen auf dem Gebiet des Schaltungs- und Systementwurfs.

Diskutieren Sie mit den Experten und informieren Sie sich über den neuesten Entwicklungsstand. Wir laden Sie herzlich dazu ein.

Wir freuen uns, Sie im September 2016 in Bremen begrüßen zu dürfen.

Mit freundlichen Grüßen

Das Organisations-Team der Analog 2016

Christoph Grimm, Carna Radojicic, Alberto Garcia Ortiz

Themengebiete

Die Fachtagung ANALOG 2016 befasst sich mit allen Teilgebieten des Entwurfs analoger und gemischt analog/digitaler Schaltungen und Systeme, sowie ihrer Integration in Systeme und Anwendungen. Erwartet werden Beiträge zum Beispiel – aber nicht nur – zu den Themen:

- **Entwurfsmethoden und -werkzeuge für**
 - Struktursynthese, Optimierung
 - Layout und Platzierung
 - Modellierung und Simulation
 - Verifikation und Validierung, Coverage
 - Zuverlässigkeit und Robustheit
 - Fehlersimulation, Test und Diagnose
- **Innovative Schaltungen und Architekturen**
 - Intelligente Sensorsysteme
 - Neue HF Schaltungen
 - Schaltungen für Smart Power
 - Low Power Schaltungstechnik
 - Programmierbare Analogschaltungen
 - Erhöhung der Zuverlässigkeit oder Testbarkeit
- **Anwendungen und Erfahrungsberichte**
 - Erfahrungsberichte industrieller Anwender
 - Designersheets
 - Übersichten von Problemen und Herausforderungen aus Sicht der Anwender

ANALOG und FDL

Im Jahr 2016 wird die ANALOG 2016 erstmals zeitlich überlappend mit der FDL 2016 durchgeführt. Die FDL ist eine Europäische Tagung, die sich mit Modellierungssprachen und ihrem Einsatz beim Systementwurf befasst. Die ANALOG 2016 findet vom 12.-14.09. und die FDL vom 14.-17.09. in Bremen statt.

Die zeitlich überlappende Durchführung bietet Besuchern die Möglichkeit, den Besuch beider Tagungen zu verbinden. Autoren und Vortragende beider Tagungen gewinnen so eine größere Sichtbarkeit. Die Tagung bietet darüber hinaus erstmals auch Möglichkeiten zur internationalen Vernetzung.

Einreichung von Beiträgen

Die ANALOG dient dem Informationsaustausch sowie der Netzwirkbildung zwischen System- und Halbleiter-Herstellern, Forschungseinrichtungen und der CAD-Industrie. Sie vermittelt Fachleuten Ideen und Wissen durch Präsentationen von Forschungsergebnissen sowie durch die Diskussion von Herausforderungen und Lösungsansätzen. Dabei weist sie gleichzeitig auf Lücken und ungelöste Aufgaben hin. Die ANALOG 2016 fordert ausdrücklich auch den wissenschaftlichen Nachwuchs und junge Entwicklungsingenieure auf, dieses Podium für die Präsentation eigener Forschungs- und Entwicklungsarbeiten sowie Problemstellungen zu nutzen.

Die Fachtagung ist ein ausgezeichnetes Instrument zur Unterstützung des Ergebnistransfers insbesondere bei öffentlich geförderten Forschungs- und Entwicklungsprojekten.

Beiträge können in folgenden Formaten eingereicht werden:

- **Wissenschaftliche Beiträge** umfassen 4 - 6 Seiten. Sie werden vom Programmkomitee nach den Kriterien wissenschaftliche Originalität, Qualität der Darstellung und Relevanz bewertet und ausgewählt.
- **Übersichtsarbeiten, Anwendungs- und Erfahrungsberichte (Designersheets)** haben eine Länge von 2 - 6 Seiten. Sie werden vom Programmkomitee nach den Kriterien Relevanz, Aktualität sowie Qualität der Argumentation und Darstellung ausgewählt.
- **Tutorialvorschläge** skizzieren das didaktische Konzept und die Thematik eines Tutorials auf 2 Seiten. Sie werden nach Aktualität und Relevanz ausgewählt.

Veröffentlichung der angenommenen Beiträge

Beiträge werden, gegebenenfalls mit Auflagen, zu Vorträgen oder Posterpräsentationen angenommen. Der Tagungsband wird als Fachbericht des VDE-Verlages erscheinen und zusätzlich eine CD mit den Beiträgen enthalten.

Die englischsprachigen Beiträge des Tagungsbands werden zusätzlich in den IEEE-Xplore übernommen.