



Elektronische Baugruppen und Leiterplatten



Programm

Elektronische Baugruppen und Leiterplatten EBL 2012

**Hochentwickelte Baugruppen
aus Europa**

6. DVS/GMM-Tagung

14./15. Februar 2012

Schwabenlandhalle Fellbach

www.ebl-fellbach.de

DVS

DIE VERBINDUNGS SPEZIALISTEN

GMM

Vorwort

EBL 2012

Elektronische Baugruppen und Leiterplatten – Hochentwickelte Baugruppen aus Europa

Integrationstechnologien auf der Baugruppenebene haben zur Herstellung hochwertiger Systeme weltweit eine enorme Vielfalt entwickelt. Getrieben wurde diese Entwicklung vor allem durch Handheld-Geräte und die Mobilkommunikation. Beispielhaft hierfür stehen neueste Mobiltelefone (Smart Phones), die mittlerweile fast alle mit Kamera, MP3-Player sowie Internet- und Navigationsfunktionen angeboten werden. Dieser Trend zur weiteren Steigerung des Produktnutzens durch die Integration mikro- und nanotechnischer Lösungen führte dazu, dass jetzt auch in weiteren Branchen wie der Sicherheits-, der Energie- oder der Medizintechnik eine zunehmende Nachfrage nach Produkten mit miniaturisierter Sensorik, eigenständiger Energieversorgung und standardisierten Kommunikationsfunktionen zu verzeichnen ist.

Grundsätzlich lassen sich dabei vier wesentliche Herausforderungen ableiten, die maßgeblich die weitere Entwicklung der Systemintegrationstechnologien mitbestimmen:

- ein optimierter Miniaturisierungsgrad
- multifunktionale Eigenschaften
- eine Verbesserung der Systemzuverlässigkeit und
- die optimale Integration in das Endprodukt.

Notwendig sind dafür Integrationstechnologien, die z.B. kleinsten Baugrößen, geringen Verlustleistungen, großen Frequenzbereichen, hohen Zuverlässigkeiten, niedrigen Fertigungskosten und effizienter Testbarkeit auch bei kleinen bis mittleren Stückzahlen Rechnung tragen.

Es werden sich auch die Methoden und Herangehensweisen von Forschung, Produktentwicklung und -fertigung ändern müssen. Bei der Verschmelzung von Elektroniksystem und Endprodukt ist die klassische Wertschöpfungskette nicht mehr geeignet, wettbewerbsfähige Lösungen zu generieren. Für die Baugruppenindustrie gilt es, die bislang weitestgehend als mechanischer und Verdrahtungsträger genutzte Leiterplatte zur variabel ausführbaren Funktionseinheit zu entwickeln. Durch die Verbindung von modernsten Aufbautechnologien und eine enge Kooperation mit dem System-

anwender sind ein anwendungsbezogener Materialeinsatz, optimierte Prozesse, angepasste Testmethoden und eine Lebensdauerbewertung zu vereinigen.

Durch ein in diesem Sinne erweitertes Verständnis der etablierten Basistechnologien ist die Chance gegeben, diesen zugegeben komplexen Ansatz auch kostengünstig zu verfolgen.

Die Konferenz und Fachausstellung „Elektronische Baugruppen und Leiterplatten EBL“ in Fellbach hat sich auch im Rahmen hochwertiger Baugruppentechologien und zukünftiger Systemintegration als die führende Präsentations- und Diskussionsplattform für Fachleute und Neueinsteiger im deutsch-sprachigen Raum etabliert. Aktuelle Entwicklungstrends und Praxisergebnisse werden durch Vorträge aus Industrie und Wissenschaft umfassend nutzbar vorgestellt und die Kongressteilnehmer in die Diskussion eingebunden. Die begleitende Ausstellung mit neuesten Geräte- und Prozessentwicklungen ermöglicht eine Einschätzung der Umsetzungsmöglichkeit fortschrittlicher Verfahren und unterstützt zusätzlich den vertieften Erfahrungsaustausch zwischen Forschern, Produktentwicklern und -fertigern sowie Dienstleistern.

Wir würden uns sehr freuen, Sie in Fellbach zu treffen.

Dr. Udo Bechtloff
Vorsitzender der
Programmkommission

Prof. Dr. Klaus-Dieter Lang
Wissenschaftlicher
Tagungsleiter

Inhaltsverzeichnis

Vorsitzender der Programmkommission	5
Wissenschaftlicher Leiter	5
Mitglieder der Programmkommission	5
Veranstalter	5
Programm zur Fachtagung	6
Allgemeine Hinweise	16
Informationen zur Tagung	16
Tagungsorganisation	16
Anmeldung	16
Teilnahmegebühren	17
Bezahlung der Teilnahmegebühr	17
Stornierung	17
Zimmerreservierungen	18
Registrierung	19
Tagungsbüro	19
Öffnungszeiten des Tagungsbüros vor Ort	19
Telefonische Erreichbarkeit während der Tagung	19
Tagungsort	19
Anfahrt	20
Parkmöglichkeiten	20
Abendveranstaltung mit Verleihung „Best Paper Award“	20
Tabletop-Ausstellung	21

Vorsitzender der Programmkommission

U. Bechtloff KSG Leiterplatten GmbH, Gornsdorf

Wissenschaftlicher Tagungsleiter

K.-D. Lang Fraunhofer-Institut für Zuverlässigkeit und
Mikrointegration IZM, Berlin

Mitglieder der Programmkommission

H.-J. Albrecht Siemens AG, Berlin
A. Biener Mekttec Europe GmbH, Weinheim
J. Denzel EADS Deutschland GmbH, Ulm
R. Dietrich Lackwerke Peters GmbH + Co. KG, Kempen
M. Eisenbarth Continental Teves AG & Co. OHG, Frankfurt am
Main
W. Grönig Arden-Verfahrenstechnik GmbH, Velbert
M. Hauer Dyconex AG, Bassersdorf, Schweiz
J. Kostelnik Würth Elektronik GmbH & Co. KG, Rot am See
S. Mahlstedt DVS e.V., Düsseldorf
J. Mahrle Daimler AG, Sindelfingen
E. Maiser VDMA e.V., Frankfurt am Main
R. Myllylä Universität Oulu, Finnland
J. Nicolics Technische Universität Wien, Österreich
M. Nowotnick Universität Rostock
R. Schließer VDI/VDE-Innovation+Technik, Berlin
G. Schmitz Robert Bosch GmbH, Stuttgart
R. Schnabel VDE/VDI-GMM, Frankfurt am Main
M. Schneider-
Ramelow Fraunhofer-Institut für Zuverlässigkeit
und Mikrointegration IZM, Berlin
R. Schulze BuS Elektronik GmbH & Co. KG, Riesa
H. Schweigart Dr. O.K. Wack Chemie GmbH, Ingolstadt
J. Stahr AT & S Austria Technologie & Systemtechnik AG,
Leoben-Hinterberg, Österreich
H. van't Hoen Wirges
J. Weber Zollner Elektronik AG, Zandt
M. Weinhold PBW Consulting Weinhold, Königswinter
M. Weinreich DVS e.V., Düsseldorf
C. Weiß ZVEI e.V., Frankfurt am Main
J. Wilde Albert-Ludwigs-Universität Freiburg - IMTEK
H. Wohlrabe Technische Universität Dresden
K. Wundt EIPC, Maastricht, Niederlande
Konferenzsekretariat

Veranstalter

VDE/VDI-Gesellschaft Mikroelektronik, Mikrosystem- und
Feinwerktechnik (GMM), Frankfurt am Main;

DVS – Deutscher Verband für Schweißen und verwandte
Verfahren e.V., Düsseldorf

14. Februar 2012

Hölderlinsaal

10:30 - 13:20 Begrüßung und Eröffnung

Leitung: U. Bechtloff und K.-D. Lang

10:30 Begrüßung und Einführung

10:40 Keynote 1 Die Embeddingtechnologie und deren Industrialisierung

H. Stahr, AT&S AG, Leoben, Österreich,
A. Birkhold, Robert Bosch GmbH,
Schwieberdingen

11:20 Keynote 2 Anforderungen an Hochleistungs- baugruppen: Leiterplattentechnologie für Automotive-Steuergeräte

J. Benzler, Robert Bosch GmbH, Stuttgart

12:00 Keynote 3 Anforderungen an Hochvolt Elektronik aus der Sicht eines Fahrzeugherstellers

A. Willikens, J. Freytag, J. Mahrle, W. Müller,
W. Unger, Daimler AG, Sindelfingen

12:40 Keynote 4 Aktuelle wirtschaftliche Lage und Rohstoffsituation in der Elektroindustrie

A. Gontermann, ZVEI e.V., Frankfurt am Main

13:20 - 14:30 Mittagspause und Tabletop-Ausstellung

Hesse 1

14:30 - 17:45 Zuverlässiges Systemdesign

Leitung: R. Schnabel, R. Schließer

14:30 Strombelastbarkeit von Layouts – Design, Simulation und Messung

J. Adam, ADAM Research, Leimen;
M. Mitchell, Robert Bosch GmbH,
Schwieberdingen

14:55 Gestaltungsmöglichkeiten von starr- flexiblen Leiterplatten

M. Wille, Schoeller-Electronics GmbH,
Wetter

15:20 Sensitivitätsanalyse der Zuverlässig- keitssimulation von Lötverbindungen bezüglich ihrer Eingangsparameter mittels eines 3D Finite Elemente Modells

R. Greszczynski^{1, 2)}, D. Meyer¹⁾, R. Lebrun¹⁾,
M. Nowotnick²⁾

¹⁾ Robert Bosch GmbH, Schwieberdingen

²⁾ Universität Rostock

15:45 Kaffeepause und Tabletop-Ausstellung

16:30 Vergleich von Montagetechniken für Hochtemperatursensoren

R. Zeiser, J. Wilde, Albert-Ludwigs-
Universität Freiburg - IMTEK

16:55 Zuverlässiges Systemdesign eines hoch- komplexen Boards zur seriellen Hoch- geschwindigkeitsdatenverarbeitung

S. Dreßler, S.-H. Voß, J. Krüger, M. Bärwolff,
P. Gregorius, Fraunhofer-Institut für Nach-
richtentechnik, Heinrich Hertz-Institut, Berlin

17:20 Zuverlässige Elektronik in aggressiven Medien – methodische Betrachtung

S. Rathgeber, E. Peter, A. Otto, Robert
Bosch GmbH, Schwieberdingen; J. Wilde,
Albert-Ludwigs-Universität Freiburg - IMTEK

19:00 Abendveranstaltung in den Foyers der Schwabenlandhalle mit Verleihung des „Best Paper Award“

14:30 - 17:45 Leiterplattentechnologien

Leitung: A. Biener, C. Weiß

14:30 FPC – neue Anwendungsbereiche und Modultechnologie

F. Höcklin, H. Braun, H. Schenk, Mektec Europe GmbH, Weinheim

14:55 Aluminium in der Leiterplatte - Fremdkörper oder Nutzbringer

C. Lehnberger, ANDUS ELECTRONIC GmbH, Berlin

15:20 Von ganzheitlichen Wärmelösungen bis hin zu integrierten Steuer- und Regelsystemen – IMS Technologie von Morgen

N. Krütt, FELA Holding GmbH, Villingen-Schwenningen

15:45 Kaffeepause und Tabletop-Ausstellung

16:30 Starrflexible Leiterplatten heute

C. Kalkmann, ILFA GmbH, Hannover

16:55 Leiterplatten als Trägersubstrate für das Millimeterband

J. Schauer, R. Fiehler, KSG Leiterplatten GmbH, Gornsdorf

17:20 Vorteile der Laserdirekt-Belichtung bei der Herstellung von impedanzkontrollierten Leiterplatten

N. Wittenberg, F. Hattenbauer, ggp-Schaltungen GmbH, Osterode

19:00 Abendveranstaltung in den Foyers der Schwabenlandhalle mit Verleihung des „Best Paper Award“

14:30 - 17:45 Entwicklungstendenzen der Systemintegration

Leitung: M. Nowotnick, J. Stahr

14:30 Ultradünne Chips in flexibler Elektronik

S. Endler, E. A. Angelopoulos, S. Ferwana, M. U. Hassan, C. Harendt, J. N. Burghartz, Institut für Mikroelektronik Stuttgart

14:55 Flexible Schaltungsträger mit eingebetteten, flexiblen ICs

A. Kugler, Robert Bosch GmbH, Waiblingen; C. Harendt, H. Rempp, Institut für Mikroelektronik Stuttgart; J. Kostelnik, J. Wolf, Würth Elektronik GmbH & Co. KG, Rot am See

15:20 Einbettung von Ultraschallwandlern- und Elektroniksystemen in CFK-Strukturen für die sensorische Strukturüberwachung

B. Boehme¹⁾; M. Roellig^{1),2)}; G. Lautenschlaeger^{1),2)}; R. Franke³⁾; J. Schulz⁴⁾, K.-J. Wolter¹⁾

¹⁾ Technische Universität Dresden; ²⁾ Fraunhofer-Institut für zerstörungsfreie Prüfung IZFP-D, Dresden; ³⁾ IMA GmbH, Dresden
⁴⁾ Cotesa GmbH, Mittweida

15:45 Kaffeepause und Tabletop-Ausstellung

16:30 Elektro-optische Leiterplatte

F. Betschon, vario-optics ag, Heiden, Schweiz

16:55 Fertigungstechnik für dünnglasbasierte, hybride elektro-optische Leiterplatten: elektrische Durchkontaktierung, optische Wellenleiter, Freistellungen und Mehr-lagenverpressung

H. Schröder, N. Arndt-Staufenbiel, L. Brusberg, Fraunhofer-Institut für Zuverlässigkeit und Mikrointegration IZM, Berlin; K. Richlowski, Contag GmbH, Berlin

17:20 Flexible Mikroverdrahtungsstrukturen für implantierbare Elektroden

R. Schmidt, M. Zwanzig, M. Seckel, T. Löher, Technische Universität Berlin; A. Wirth, Fraunhofer-Institut für Zuverlässigkeit und Mikrointegration IZM, Berlin; D. Marcos, Universität Pamplona, Spanien

19:00 Abendveranstaltung in den Foyers der Schwabenlandhalle mit Verleihung des „Best Paper Award“

15. Februar 2012

Hesse 1

08:30 - 10:10 Substrate und Bauelemente

Leitung: R. Schulze, K. Wundt

08:30 Basismaterialien für Leiterplatten – Entwicklungen bei Harzen, Glasgeweben und Kupferfolien
S. Ehrler, Multilayer Technology GmbH & Co. KG, Böblingen

08:55 Hochfrequenz-Packaging-Substrate auf Basis von LCP
M. Hauer, D. Schulze, Dyconex AG, Bassersdorf, Schweiz

09:20 Klimarobuste Leiterplatten für Elektroantriebe
H. Trageser, Conti Temic Microelectronic GmbH, Nürnberg

09:45 Flachbaugruppen mit thermischen Anbindungen für die Automobilelektronik: Höchste Anforderungen an Prozess- und Prüftechnik
S. Egerer, ContiTemic microelectronic GmbH, Ingolstadt; M. Eisenbarth, Continental Teves AG & Co. OHG, Frankfurt am Main

10:10 Kaffeepause und Tabletop-Ausstellung

10:55 - 14:50 Hochtemperatur/Leistungselektronikbaugruppen

Leitung: M. Schneider-Ramelow, G. Schmitz

10:55 Verbindungstechnik für die Leistungselektronik
M. Fehrenbach, Eutect GmbH, Dußlingen

11:20 Entwicklung und Erprobung kaltgasgespritzter Schaltungsträger für Leistungselektronikanwendungen
E. Rastjagaev, J. Wilde, Albert-Ludwigs-Universität Freiburg - IMTEK; B. Wielage, T. Grund, S. Kümmel, Technische Universität Chemnitz

11:45 Alterungsverhalten bleifreier Zinnbasislote im Temperaturbereich bis 200 °C
T. Herberholz, A. Fix, Robert Bosch GmbH, Schwieberdingen; M. Nowotnick, Universität Rostock

12:10 Prozessoptimierung beim Selektivlöten für Anwendungen in der Leistungselektronik
S. Wege, Fraunhofer-Institut für Zuverlässigkeit und Mikrointegration IZM, Oberpfaffenhofen; H. Schimanski, Fraunhofer-Institut für Siliziumtechnologie ISIT, Itzehoe

12:35 Mittagspause und Tabletop-Ausstellung

13:35 Temperatur- und Lötbeständigkeit von Lötstopplacken – wo sind die Grenzen der Belastbarkeit?
M. Suppa, D. Schucht, Lackwerke Peters GmbH & Co. KG, Kempen

14:00 AML-Technik - Integration von aktiven und passiven Bauelementen in Leiterplatten - Aktueller Stand der Technologie 2012
T. Hofmann, Hofmann Leiterplatten GmbH, Regensburg

14:25 Schaltungskonzepte und Prozesstechnik: Ergebnisse aus dem Förderprojekt VISA Integration von Halbleiterbauelementen
T. Hofmann, S. Gottschling, B. Schuch, Continental AG, Competence Center Materials & Packaging, Nürnberg; A. Neumann, Schweizer Electronic AG, Schramberg; P. Sommer, Chemnitzer Werkstoffmechanik GmbH

Hesse 2

14:50 - 15:15 Zusammenfassung der Tagung Schlussworte

U. Bechtloff und K.-D. Lang

Hesse 2

08:30 - 14:50 Baugruppenfertigung und Verbindungstechnik

Leitung: J. Mahrle, J. Denzel, J. Wilde

08:30 Sichere manuelle Lötprozesse an bleifreien elektronischen Baugruppen

H. Schimanski, Fraunhofer-Institut für Siliziumtechnologie ISIT, Itzehoe

08:55 Erkenntnisse, Handlungsempfehlungen und Verfahrenslimitierungen zur Nacharbeit und Reparatur elektronischer Baugruppen

T. Lauer, Cassidian Electronics EADS Deutschland GmbH, Ulm

09:20 Porenbildung auf der Endoberfläche: Modell und Einflussfaktoren

T. Ewald^{1,2)}; N. Holle¹⁾; K.-J. Wolter²⁾

¹⁾ Robert Bosch GmbH, Stuttgart

²⁾ Technische Universität Dresden

09:45 Effekte von Beimengungen und Verunreinigungen in bleifreien Loten und Auswirkungen auf Lötprozesse

W. Kruppa, Stannol GmbH, Wuppertal

10:10 Kaffeepause und Tabletop-Ausstellung

10:55 Zuverlässigkeit von mittels Niedertemperaturverbindungstechnik gesinterten Silberschichten

C. Früh, M. Günther, Robert Bosch GmbH, Schwieberdingen; M. Nowotnick, Universität Rostock

11:20 Mikrowellenhärtung von Beschichtungen und Vergussmassen für elektronische Baugruppen

M. Nowotnick, F. Bremerkamp, T. D. Bui, Universität Rostock

11:45 3-D-Schablonentechnologie – Schablonendruck auf Substraten mit mehreren aktiven Ebenen

H. Grumm, Christian Koenen GmbH, Ottobrunn

12:10

Lotpastendruckverständnis für den Pin-in-Paste-Prozess

D. Meyer¹⁾, M. Wagner¹⁾, M. Beintner¹⁾; K. Meier²⁾; A. Wonisch³⁾, T. Kraft³⁾

¹⁾ Robert Bosch GmbH, Schwieberdingen

²⁾ Technische Universität Dresden

³⁾ Fraunhofer-Institut für Werkstoffmechanik IWM, Freiburg

12:35

Mittagspause und Tabletop-Ausstellung

13:35

Einsatz eines Diagnosesystems zur Optimierung der Druckparameter im Pastendruckprozess

F. W. Nolting, diplan GmbH, Erlangen; M. Rösch, J. Franke, Friedrich-Alexander-Universität Erlangen-Nürnberg

14:00

Zuverlässigkeit hochminiaturisierter Flip-Chip-Baugruppen mit Leiterplatten in Subtraktivtechnologie

R. Dohle, T. Friedrich, J. Goßler, MSE GmbH, Berg; F. Schübler, Friedrich-Alexander Universität Erlangen-Nürnberg, jetzt Siemens AG, Erlangen; G. Georgiev, KSG Leiterplatten GmbH, Gornsdorf

14:25

Alternative Drahtwerkstoffe für den Einsatz im Wedge/Wedge-Bond-Prozess

U. Geißler, Technische Universität Berlin; E. Milke, Heraeus Materials Technology GmbH & Co. KG, Hanau; M. Schneider-Ramelow, Fraunhofer-Institut für Zuverlässigkeit und Mikrointegration IZM, Berlin

Hesse 2

14:50 - 15:15 Zusammenfassung der Tagung Schlussworte

U. Bechtloff und K.-D. Lang

08:30 - 12:35 Analyseverfahren, Prozess- und Produktprüfung

Leitung: R. Dietrich, H. Wohlrabe

08:30 In-Circuit Test vs. Funktionstest oder überhaupt testen?

H. Baka, M. Bader, Digitaltest GmbH, Stutensee-Blankenloch

08:55 Experimentelle und numerische Untersuchungen zur Lebensdauerabschätzung von Durchkontaktierungen in Leiterplatten

R. Schacht^{1,2}, T. Nowak^{1,2}, H. Walter^{1,3}; B. Wunderle^{4,5}; M. Abo Ras^{1,6,7}; D. May^{1,5}; O. Wittler¹; K.-D. Lang^{1,8}

¹⁾ Fraunhofer-Institut für Zuverlässigkeit und Mikrointegration IZM, Berlin

²⁾ Hochschule Lausitz University of Applied Sciences, Senftenberg

³⁾ AMIC, Angewandte Micro-Messtechnik GmbH, Berlin

⁴⁾ Fraunhofer-Institut für Elektrische Nano systeme ENAS, Chemnitz

⁵⁾ Technische Universität Chemnitz

⁶⁾ Berliner Nanotest GmbH, Berlin

⁷⁾ Micro Materials Center Berlin e.V.

⁸⁾ Technische Universität Berlin

09:20 Lebensdauerprognose von Lötstellen

E. Zukowski, D. Pustan, J. Wilde, Albert-Ludwigs-Universität Freiburg - IMTEK

09:45 Lebensdauervorhersage für Lötstellen mit der X-FEM

A. Menk, O. Lanier, Robert Bosch GmbH, Gerlingen

10:10 Kaffeepause und Tabletop-Ausstellung

10:55 3D – Lotpasteninspektion – closed loop Regelung mit Schablonendrucker

U. Schulze, Zollner Elektronik AG, Zandt

11:20

Zuverlässigkeitsbewertung neuer Leiterplattentechnologien auf Basis der Online-Widerstandsmessung im Temperaturwechseltest

S. Frühauf¹⁾; D. Grumbach²⁾, E. Leske²⁾; K. Schmieder¹⁾; U. Weber²⁾; K. Weise¹⁾

¹⁾ KSG Leiterplatten GmbH, Gornsdorf

²⁾ LWS Mess- und Labortechnik GmbH, Radeburg

11:45

Automatische Optische Inspektion (AOI, AXI) in der Elektronikfertigung

P. Wölflick, Conti Temic microelectronic GmbH, Nürnberg

12:10

Die Korrosion von Kupfer durch Schadgas-Gemische

G. Vogel, Siemens AG, Amberg;

S. Schwindl, Hochschule Amberg-Weiden

12:35

Mittagspause und Tabletop-Ausstellung

13:35 – 14:50 Substrate und Bauelemente

Leitung: R. Schulze, K. Wundt

13:35

Stoffschlüssige Verbindungsqualität durch Benetzungseigenschaften von bleifreien Lotpasten

J. Trodler, Heraeus Materials Technology GmbH & Co. KG, Hanau

14:00

Das Phänomen der effektiv negativen thermischen Dehnungskoeffizienten an DCB-Substraten für Leistungsanwendungen

R. Dudek, Fraunhofer-Institut für Elektronische Nanosysteme ENAS, Chemnitz;

J. Hammacher, CWM GmbH, Chemnitz;

R. Kohl, B. Schuch, Continental AG, Competence Center Materials & Packaging, Nürnberg

14:25

Zuverlässigkeitssteigernde Maßnahmen für die Chip-On-Board Technologien durch die Vermeidung von Chipbrüchen

M. Steiert, J. Wilde, Albert-Ludwigs-Universität-Freiburg - IMTEK

Hesse 2

14:50 - 15:15 Zusammenfassung der Tagung Schlussworte

U. Bechtloff und K.-D. Lang

Informationen zur Tagung

VDE/VDI-Gesellschaft Mikroelektronik, Mikrosystem- und Feinwerktechnik (GMM)

Ansprechpartner:

Dr. Ronald Schnabel

Stresemannallee 15, 60596 Frankfurt

Telefon: 069 6308-227

Fax: 069 6308-9828

E-Mail: gmm@vde.com

URL: <http://www.ebl-fellbach.de>

Tagungsorganisation (Anmeldung)

Bei Fragen zur Anmeldung wenden Sie sich bitte an:

VDE-Konferenz Service

Stresemannallee 15

60596 Frankfurt am Main

Telefon: 069 6308-229

Telefax: 069 9631 5213

E-Mail: vde-conferences@vde.com

URL: <http://www.vde.com>

Anmeldung

Die Anmeldung zur Fachtagung „Elektronische Baugruppen und Leiterplatten EBL 2012“ erfolgt über den VDE-Konferenz Service. In der Heftmitte befindet sich ein Formular für die Anmeldung. Die Reservierung erfolgt in der Reihenfolge der Anmeldungen und erst nach vollständiger Bezahlung des Tagungsbeitrags.

Unter www.ebl-fellbach.de können Sie sich auch online anmelden.

Teilnahmegebühren

(einschließlich Tagungsband, Mittagsimbiss, Abendveranstaltung und Pausengetränke)

	Anmeldung bis 16.01.2012	Anmeldung nach dem 16.01.2012
Nichtmitglied	€ 680,00	€ 760,00
Mitglieder *	€ 620,00	€ 700,00
Vortragende, Diskussionsleiter, Mitglieder Programmkommission	€ 350,00	€ 430,00
Aussteller Tabletop**	€ 270,00	€ 320,00
Student (ohne Tagungsband)	€ 100,00	€ 170,00

* Mitglieder: 3-D MID, DVS, EIPC, EITI, FED, GfKORR, VDE, VDI, VdL, VDMA, ZVEI

** Aufpreis für Standpersonal, das zusätzlich die Veranstaltung besuchen möchte

Ermäßigung nur bei Übersendung einer Kopie des Mitglieds- bzw. Studentenausweises!

Bezahlung der Teilnahmegebühr

Bitte überweisen Sie die Teilnahmegebühr erst nach Erhalt der Anmeldebestätigung auf das angegebene Konto. Bei der Überweisung sind unbedingt der Name des Teilnehmers und die Rechnungs-Nr. anzugeben.

Hinweis: Die verbindliche Reservierung für die Tagung erfolgt erst nach Eingang Ihrer Zahlung! Teilnehmer, die sich erst vor Ort anmelden, müssen damit rechnen, dass kein Tagungsband ausgehändigt werden kann.

Stornierung

Bei Stornierung bis zum 16.01.2012 wird die Teilnahmegebühr abzüglich € 50,- für Bearbeitungskosten zurückerstattet; bei Stornierung nach diesem Zeitpunkt kann eine Rückerstattung der Teilnahmegebühr nicht mehr vorgenommen werden. Der Tagungsband wird dann nach der Veranstaltung zugesandt. Es ist jedoch möglich, einen Ersatzteilnehmer zu benennen.

Zimmerreservierungen

Unter dem Stichwort „EBL 2012“ stehen in den nachstehenden Hotels Zimmerkontingente auf Abruf bis zum 12.01.2012 zur Verfügung:

Classic Congress Hotel

Tainer Straße 7-9 (direkt bei der Schwabenlandhalle)
70734 Fellbach/Stuttgart
Tel.: 0711 5859-0,
Fax: 0711 5859-304
E-Mail: reservierung@cch-bw.de

Der Preis für ein Einzelzimmer mit Frühstück beträgt € 125,00 pro Nacht in der Komfort-Kategorie und € 115,00 in der Standard-Kategorie

Weitere Informationen wie Lage und Anfahrt finden Sie unter: <http://www.cch-bw.de/>

Hotel Hirsch

Fellbacher Straße 2-6,
70736 Fellbach-Schmidlen
Tel.: 0711 95 13-0,
Fax: 0711 518 1065
E-Mail: Info@Hirsch-Fellbach.de

Der Preis für ein Einzelzimmer mit Frühstück beträgt € 69,00 pro Tag.

Weitere Informationen wie Lage und Anfahrt finden Sie unter: www.hotel-hirsch-fellbach.de

Hotel Kleines Ritz

Ohmstr. 3/ Ecke Hertzstraße
70736 Fellbach
Tel.: 0711 8388 999-0
Fax: 0711 8388 999-77
E-Mail: mail@dasritz.de

Der Preis für das Einzelzimmer beträgt € 75,00 inklusive Frühstück.

Weitere Informationen finden Sie unter: www.dasritz.de

Registrierung

Sie erhalten Ihren Tagungsausweis und Ihre Tagungsunterlagen zu den Öffnungszeiten des Tagungsbüros in der Schwabenlandhalle Fellbach.

Tagungsbüro

Das Tagungsbüro befindet sich bis 13.02.2012 bei dem VDE-Konferenz Service
Stresemannallee 15
60596 Frankfurt am Main
Telefon: 069 6308-229
Telefax: 069 9631 5213
E-mail: vde-conferences@vde.com
URL: <http://www.vde.com>

und ab 14.02.2012 in der Schwabenlandhalle Fellbach

Öffnungszeiten des Tagungsbüros vor Ort

Das Tagungsbüro befindet sich in der Schwabenlandhalle und ist zu folgenden Zeiten geöffnet:

14. Februar 2012	09:00 - 18:00 Uhr
15. Februar 2012	08:00 - 16:00 Uhr

Telefonische Erreichbarkeit während der Tagung

Ab 14.02.2012 befindet sich das Tagungsbüro in der Schwabenlandhalle in Fellbach. Das Tagungsbüro erreichen Sie dann unter:

Telefon: 0171 4695 118 (Dr. R. Schnabel)

Tagungsort

Schwabenlandhalle Fellbach
Tainerstr. 7
70734 Fellbach

Telefon: 0711 5756-10
Fax: 0711 5756 -111
E-Mail: info@schwabenlandhalle.de
URL: <http://www.schwabenlandhalle.de>

Anfahrt zur Schwabenlandhalle Fellbach

mit dem Auto:

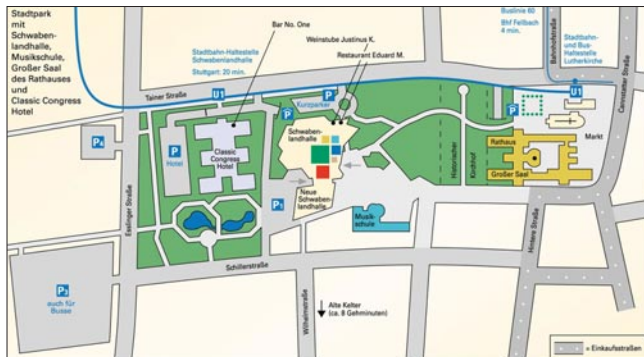
A8 aus Richtung Karlsruhe: am Kreuz Stuttgart auf die A81 abbiegen in Richtung Heilbronn bis Ausfahrt Ludwigsburg Süd, über Remseck nach Fellbach

mit der Bahn:

vom Hauptbahnhof Stuttgart fahren Sie mit der Stadtbahn U9 Richtung Hedelfingen oder U14 Richtung Remseck bis Haltestelle Staatsgalerie. Dort steigen Sie um in die Stadtbahn U1, die direkt vor dem Haupteingang der Schwabenlandhalle hält (Haltestelle „Schwabenlandhalle“).

mit dem Flugzeug:

der Flughafen Stuttgart liegt etwa 20km entfernt. Von dort nehmen Sie die S-Bahn-Linien S2 oder S3 bis zum Hauptbahnhof, die Weiterfahrt erfolgt mit der Bahn wie oben beschrieben



Parkmöglichkeiten

In unmittelbarer Nähe sind reichlich Parkplätze vorhanden: Die Tiefgarage umfasst 200 Stellplätze und oberirdisch stehen zudem etwa 450 Plätze zur Verfügung. Ein paar Schritte entfernt bietet die Tiefgarage „Stadtmitte“ mit 150 Plätzen noch weitere Kapazitäten.

Abendveranstaltung mit Verleihung „Best Paper Award“

Dienstag, 14. Februar 2012, 19:00 Uhr in den Foyers der Schwabenlandhalle.

Der DVS und die GMM laden alle Tagungsteilnehmer zu einem Begrüßungsabend mit Imbiss und Getränken ein.

Tabletop-Ausstellung

Im Rahmen der Tagung wird wieder Firmen und Instituten die Möglichkeit geboten, ihr Produkt- und Dienstleistungsangebot in Form einer Tabletop-Ausstellung einem breiten Fachpublikum zu präsentieren.

Bislang sind folgende Aussteller registriert:

- Balver Zinn Josef Jost GmbH & Co. KG
- Dage Deutschland GmbH
- Eutech GmbH
- LaserJob GmbH
- OPTIMUM datamanagement solutions GmbH
- Optiprint AG
- STANNOL GmbH
- SYSTRONIC Produktionstechnologie GmbH & Co KG
- XYZTEC b.V.

Nutzen auch Sie die Gelegenheit!

Aus den Bereichen Forschung, Entwicklung und Fertigung sprechen Sie Fachleute – vom Wissenschaftler bis hin zum Anwender – direkt an. Aufgrund der positiven Resonanz der letzten Veranstaltung und der räumlichen Begrenzung ist es empfehlenswert, sich schon frühzeitig einen Ausstellungstisch zu reservieren.

Herr Dr. Schnabel, VDE/VDI-GMM, steht Ihnen für weitere Auskünfte gerne zur Verfügung.

Elektronische Baugruppen und Leiterplatten EBL 2012

Dienstag, 14.02.2012



Mittwoch, 15.02.2012



PARTNER



Productronic

Titelbild:
Hochfrequenzbaugruppe in COB-SMD-Technologie (Kooperation Fraunhofer IZM, Humboldt Universität Berlin, IHP Frankfurt)