

## Programmkomitee

U. Abelein, AUDI AG  
J. Alt, Intel, München  
W. Anheier, Universität Bremen  
B. Becker, Universität Freiburg  
O. Bringmann, Universität Tübingen  
R. Brück, Universität Siegen  
M. Dietrich, Fraunhofer IIS/EAS  
R. Drechsler, DFKI Bremen  
S. Eichenberger, NXP Semiconductors Germany GmbH  
P. Engelke, Infineon Technologies AG  
R. Ernst, TU Braunschweig  
M. Fischer, Verigy Germany GmbH  
G. Fey, DLR  
A. Garcia-Ortiz, Universität Bremen  
G. Georgakos, Infineon Technologies AG  
H. Gräß, TU München  
C. Grimm, TU Kaiserslautern  
K. Hahn, Universität Siegen  
T. Harriehausen, Ostfalia Hochschule  
L. Hedrich, Universität Frankfurt/Main  
S. Hellebrand, Universität Paderborn  
A. Herkersdorf, TU München  
B. Hoppe, IBM Deutschland  
T. Hötzel, Gärtner Electronic GmbH  
J. Kampe, Fachhochschule Jena  
J. Kelber, Fachhochschule Schmalkalden  
R. Krämer, IHP GmbH  
W. Kunz, Universität Kaiserslautern  
J. Lienig, TU Dresden  
B. Michel, Fraunhofer ENAS, Chemnitz  
K. Müller-Glaser, Universität Karlsruhe  
W. Nebel, OFFIS e.V., Oldenburg  
F. Oppenheimer, OFFIS e.V., Oldenburg  
S. Paul, Universität Bremen  
R. Pferdenges, Infineon Technologies AG  
F. Pöhl, Intel Mobile Communications GmbH  
I. Polian, Universität Passau  
M. Pormann, Heinz-Nixdorf-Institut, Paderborn  
M. Radetzki, Universität Stuttgart  
M. Reuter, Mentor Graphics Deutschland GmbH  
S. Rülke, Fraunhofer IIS/EAS  
S. Sattler, Universität Erlangen-Nürnberg  
V. Schöber, edacentrum GmbH Hannover  
F. Schenkel, MunEDA GmbH

U. Schlichtmann, TU München  
J. Schlöffel, Mentor Graphics Hamburg,  
K. Schneider, TU Kaiserslautern  
R. Sommer, IMMS gGmbH  
A. Steininger, TU Wien  
R. Tetzlaff, TU Dresden  
R. Vahrman, Atmel Automotive GmbH  
H. Vierhaus, BTU Cottbus  
B. Wittig, Volkswagen AG  
H.-J. Wunderlich, Universität Stuttgart

## Tagungsleitung

M. Dietrich, Fraunhofer IIS/EAS

## Vorsitzender des Programmkomitees

R. Tetzlaff, TU Dresden

## Organisationskomitee

J. Alt, Intel, München  
B. Becker, Universität Freiburg  
O. Bringmann, Universität Tübingen  
M. Dietrich, Fraunhofer IIS/EAS, Dresden  
R. Drechsler, DFKI Bremen  
K. Hahn, Universität Siegen  
L. Hedrich, Universität Frankfurt/Main  
A. Herkersdorf, TU München  
S. Sattler, Universität Erlangen-Nürnberg  
V. Schanz, VDE/ITG, Frankfurt/Main  
U. Schlichtmann, TU München  
J. Schlöffel, Mentor Graphics Hamburg  
R. Schnabel, VDE/VDI-GMM, Frankfurt/Main  
K. Schneider, TU Kaiserslautern  
R. Tetzlaff, TU Dresden  
H.-J. Wunderlich, Universität Stuttgart

## Informationen zur Tagung

Informationstechnische Gesellschaft im VDE (ITG)  
Stresemannallee 15  
60596 Frankfurt  
Telefon: 069/6308-362, -360  
E-Mail: itg@vde.com

**ITG** INFORMATIONSTECHNISCHE  
GESELLSCHAFT IM VDE

**GMM** VDE/VDI-GESELLSCHAFT  
MIKROELEKTRONIK, MIKROSYSTEM-  
UND FEINWERKTECHNIK



CALL FOR PAPERS  
**Zuverlässigkeit  
und Entwurf**

7. ITG/GI/GMM-Fachtagung

24. - 26. September 2013  
Dresden

[www.ZuE2013.de](http://www.ZuE2013.de)

 **Fraunhofer**  
IIS

 **VDI**



**VDE**

## Zuverlässigkeit und Entwurf

Die Fachtagung „Zuverlässigkeit und Entwurf“ (ZuE) wird 2013 in Dresden mit Unterstützung der Kooperationsgemeinschaft Rechnergestützter Schaltungs- und Systementwurf (RSS) der GI/GMM/ITG durchgeführt.

Neue Technologien und das Zusammenwachsen von Applikationen sind Herausforderungen in diesem Jahrzehnt. Eingebettete Systeme und *Cyber Physical Systems* sind Ansätze zur Realisierung neuer Anwendungen. Für ihren Entwurf bilden dabei die enorme Komplexität, die Systemheterogenität und die Vielzahl von nichtfunktionalen Anforderungen extreme Herausforderungen. Neue Architekturen und neue Schaltungstechniken sind weitere große Herausforderung für die Eroberung neuer Applikationen.

Für die Realisierung neuer Produkte in vielen Industriebereichen werden wirtschaftliche Aspekte, wie time-to-market, hohe Ausbeute und Produkthaftung, sowie Qualitätsaspekte, wie Zuverlässigkeit, Performanz und Korrektheit, immer wichtiger.

Zu diesen Themen und verwandten Bereichen laden wir ein, Beiträge aus Wissenschaft und industrieller Praxis einzureichen. Diese werden einer umfassenden Begutachtung unterzogen und die angenommenen Beiträge in einem Tagungsband veröffentlicht.

*Manfred Dietrich und Ronald Tetzlaff*

## Inhalte

### • Entwurfsmethodik

- Robuster Entwurf und Fertigungsschwankungen
- Fehlertoleranz und Zuverlässigkeit
- Synthesis for Reliability and Yield
- Heterogene Multi-Domain Systeme
- Methoden für die Systemintegration (2,5- und 3D-Layoutentwurf)
- PCB-, Gehäuse- und IC-Co-Entwurf
- Verifikation und Korrektheit eingebetteter Systeme
- Rekonfiguration
- Test komplexer und heterogener Systeme
- Neue Bauelemente und Technologien

### • Eingebettete Systeme

- Systemzuverlässigkeit beim Hardware/Software Co-Entwurf
- Verfügbarkeitsgarantien bei Degradation
- Architekturen für Mehrprozessorsysteme
- Verteilte dezentrale Systeme
- Analoge Schaltungstechniken für neue Technologien
- Softwareverifikation
- Produktevolution und -variationen

## Einreichung von Beiträgen

Es sind Vorträge von ca. 20 Minuten Dauer mit anschließender Diskussion sowie Poster vorgesehen. Die angenommenen Beiträge werden in einem zitierfähigen Tagungsband mit CD-ROM zusammengefasst.

Die Fachtagung findet in deutscher Sprache statt, es sind jedoch englischsprachige Beiträge und Vorträge willkommen. Die Beiträge sollten bis zu 8 Seiten umfassen. Es wird eine Möglichkeit zur elektronischen Einreichung geschaffen.

Nähere Informationen unter:  
**[www.ZuE2013.de](http://www.ZuE2013.de)**

## Termine

03.05.2013  
Einreichung der Beiträge

30.06.2013  
Benachrichtigung der Autoren

22.08.2013  
Abgabe der endgültigen Fassung

## Tagungsort

Hotel Taschenbergpalais Kempinski Dresden  
Taschenberg 3  
01067 Dresden